

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-183269

(P2000-183269A)

(43)公開日 平成12年6月30日 (2000.6.30)

(51)Int.Cl.⁷

H 0 1 L 23/50
23/12

識別記号

F I

H 0 1 L 23/50
23/12

マークト(参考)

U 5 F 0 6 7
L

審査請求 有 請求項の数 6 OL (全 5 頁)

(21)出願番号 特願平10-356336

(22)出願日 平成10年12月15日 (1998.12.15)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 市瀬 理彦

東京都港区芝五丁目7番1号 日本電気株
式会社内

(74)代理人 100100893

弁理士 渡辺 勝 (外3名)

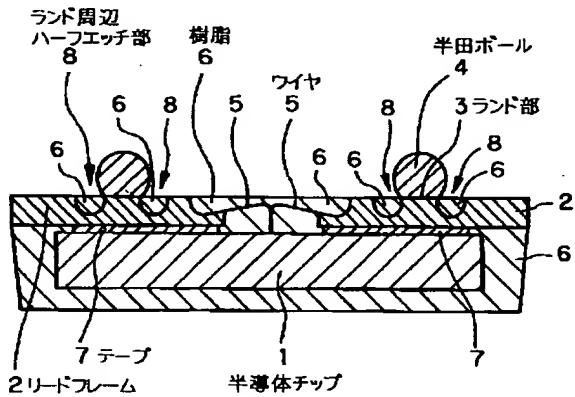
F ターム(参考) 5F067 AAD1 AB04 AB07 DA17 DA18

(54)【発明の名称】 BGA型樹脂封止半導体装置

(57)【要約】

【課題】 リードフレームとランド部との絶縁処理による半導体装置の機械的強度の低下を抑制する。

【解決手段】 半導体チップ1の上面両側にはテープ7が貼られており、この上にリードフレーム2が貼り付けられ、半導体チップ1とリードフレーム2とは、ワイヤ5で電気的に接続されている。また、半田ボール4の実装されるランド部3の周辺には、半導体装置の上面ではリードフレーム2とランド部3とが、樹脂6により分断された構成となるようなランド周辺ハーフエッチ部8が形成されている。リードフレーム2の上面及びランド部3以外は樹脂6により封止されている。



【特許請求の範囲】

【請求項1】半導体チップと、前記半導体チップの上面に設けられ、かつ、前記半導体チップと電気的に接続された、並列に配置されるとともに周囲に溝が形成された複数のランド部を有するリードフレームと、前記ランド部にのせられる半田ボールと、前記半導体チップを封止し、かつ、前記溝を埋める、前記半田ボールがのらない特性を有する樹脂と、を有するBGA型樹脂封止半導体装置。

【請求項2】前記ランド部以外の前記リードフレームが前記樹脂により封止されている請求項1に記載のBGA型樹脂封止半導体装置。

【請求項3】前記ランド部の配列ピッチは0.65mm以下である請求項1または2に記載のBGA型樹脂封止半導体装置。

【請求項4】前記溝は前記ランド部の外周から0.4mm以内の範囲に形成されている請求項1ないし3のいずれか1項に記載のBGA型樹脂封止半導体装置。

【請求項5】前記溝はハーフエッチ処理により形成される請求項1ないし4のいずれか1項に記載のBGA型樹脂封止半導体装置。

【請求項6】前記ランド部の表面と前記樹脂の表面とは平坦である請求項1ないし5のいずれか1項に記載のBGA型樹脂封止半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、BGA (Ball Grid Array) 型樹脂封止半導体装置に関する。

【0002】

【従来の技術】近年、電子機器の高性能化及び短小軽薄化に伴い、搭載されている半導体装置の高集積化が要求されているだけでなく、信号の高速処理化のために半導体装置内のインダクタンスの低減化も望まれている。これらの要求を満たすために、外部端子の総数は増加の一途をたどっている。

【0003】これに対応するために、従来、半導体パッケージの4方向に外部回路と電気的に接続するためのアウターリードを設けた構造のQFP (Quad Flat Pack) 等の表面実装型パッケージが用いられ、多端子化に対応してきた。

【0004】しかしながら、更なる多端子化の要求に対応するためには、アウターリードの更なる狭ピッチ化、アウターリードの細線化が必要となるが、アウターリードの成形、位置精度、あるいは平坦精度等において問題が生じることとなる。

【0005】これらの問題を回避するため、アウターリードの代わりに半田ボールを用いた面実装型パッケージであるBGA (Ball Grid Array) 型の

半導体装置が開発されてきた。

【0006】図4に従来のBGA型樹脂封止半導体装置の構造を説明する概略断面図を示す。

【0007】半導体チップ101の上面にランド部103以外はハーフエッチ処理の施されたリードフレーム102がテープ107により、接合されている。半導体チップ101とリードフレーム102とはワイヤ105で電気的に接続されており、外部端子としての半田ボール104がランド部103上に配されている。半田ボール104以外は、インサート成型等により成型される樹脂106で封止されている。

【0008】このような構造のBGAは、二次元的に半田ボール104が配列されるため、同じ端子数の場合、QFPよりも外部端子間のピッチを広くとれるとともに、QFPに比べ、実装工程に困難を伴わない。

【0009】また、別のBGA型樹脂封止半導体装置の従来例を図5に示す。

【0010】図4に示した従来例では、リードフレーム102のランド部103以外はハーフエッチ処理が施さることで、ランド部103以外に半田ボール103が溶け出ることを防いでいるが、これに対し、図5に示す従来例では平坦なリードフレーム206を用い、ランド部203に対応する部分に凹部208の形成された樹脂206で封止することで半田ボール204のランド部203以外への溶け出しを防いでいる。

【0011】

【発明が解決しようとする課題】しかしながら、図4に示した従来例では、リードフレーム102のランド部103以外がハーフエッチされることにより脆弱となり、強度的に不利である。

【0012】また、図5に示したように、樹脂206に凹部208を形成するには、樹脂206で封止する際に用いる金型の凹部208に対応する部分に凸部を形成しておかなくてはならない。しかし、この凸部形成にも金型製作上の限界があり、0.65mm以下のピッチで形成するのは困難であるため、半導体装置の多端子化が制限されてしまう。

【0013】ここで、仮に、上記問題点を解するためには、リードフレームにハーフエッチを施さず、また、樹脂封止用の金型も樹脂に凹部を形成するための凸部を有さないフラットな金型を用いたとする。このようにして形成された半導体装置の上面図を図6に示す。ランド部303とリードフレーム302とは半導体装置300の表面にともに露出しており、両者は樹脂306で絶縁されていない。

【0014】図7は、図6に示した半導体装置300に半田ボールをのせた状況を図6に示した矢印Aの方向から見た図である。

【0015】このような状態で、半田ボール304をランド部303に実装すると、半田ボール304はランド

部303からリードフレーム302の方へと、流出部304aとなり流出してしまうこととなる。

【0016】そこで、本発明は、機械的強度が確保されたBGA型樹脂封止半導体装置を提供することを第1の目的とする。また、端子間のピッチの狭められたBGA型樹脂封止半導体装置を提供することを第2の目的とする。

【0017】

【課題を解決するための手段】上記目的を達成するため本発明のBGA型樹脂封止半導体装置は、半導体チップと、前記半導体チップの上面に設けられ、かつ、前記半導体チップと電気的に接続された、並列に配置されるとともに周囲に溝が形成された複数のランド部を有するリードフレームと、前記ランド部にのせられる半田ボールと、前記半導体チップを封止し、かつ、前記溝を埋める、前記半田ボールがのらない特性を有する樹脂と、を有する。

【0018】上記の通り構成された本発明のBGA型樹脂封止半導体装置は、リードフレームの、半田ボールがのせられるランド部の周辺にのみ溝が形成されているので、リードフレームの薄肉化が最小限度に抑えられる。また、ランド部とランド部以外のリードフレームとの絶縁は溝を樹脂で埋めることによりなされるため、ランド部のみを露出させてランド部以外のリードフレームを封止することで絶縁を行うような形状の樹脂を成型するための金型を必要としない。

【0019】ランド部以外のリードフレームは樹脂により封止されているものであってもよいし、ランド部の配列ピッチは0.65mm以下であってもよい。また、溝はランド部の外周から0.4mm以内の範囲に形成されているものであってもよいし、この溝はハーフエッチ処理により形成されるものであってもよく、さらには、ランド部の表面と前記樹脂の表面とは平坦であることが好ましい。

【0020】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して説明する。

(第1の実施形態) 図1に本実施形態のBGA型樹脂封止半導体装置の概略断面図を、また、図2に図1に示した半導体装置の上面図をそれぞれ示す。

【0021】半導体チップ1の上面両側にはテープ7が貼られており、この上に導電性の部材からなるリードフレーム2が貼り付けられている。半導体チップ1とリードフレーム2とは、ワイヤラで電気的に接続されている。また、半田ボール4の実装されるランド部3の周辺にはハーフエッチ処理が施されたランド周辺ハーフエッチ部8が形成されている。ランド周辺ハーフエッチ部8及び半導体チップ1周辺は、インサート成型等により成型される、半田ボール4がのらない特性を有する樹脂6で封止されている。BGA型樹脂封止半導体装置の上面

には、樹脂6で封止されていないリードフレーム2とランド部3とが露出しているが、BGA型樹脂封止半導体装置の上面ではリードフレーム2とランド部3とは、樹脂6により分断された構成となっている。また、ランド部3の表面と樹脂6の表面とは平坦となっている。なお、半田ボール4は半導体チップ1が樹脂106により封止された後にランド部3にのせられる。

【0022】上記のような構成である本実施形態のBGA型樹脂封止半導体装置は、図4に示した従来のように10 ランド部103以外のリードフレーム102の全てをハーフエッチ処理することなく、半導体装置の表面において、ランド部3とリードフレーム2とを分離させる配置とさせることができる。このため、リードフレーム2の強度低下を最小限にとどめることができ、よってBGA型樹脂封止半導体装置の強度低下も最小限にとどめられる。

【0023】また、図5に示した従来例のように、樹脂206に凹部208を形成するための樹脂208の封入金型に凸部を形成する必要がない。このため、端子間のピッチが金型の加工限度に左右されることなく、0.65mm以下の端子間ピッチとすることができます。なお、端子間ピッチを0.65mm以下とすると、ランド周辺ハーフエッチ部8はランド部3の周辺0.4mm以内に形成することが好ましい。そして、ランド部3に対応する、金型のキャビティ面はフラット形状であるため、BGA型樹脂封止半導体装置の端子間ピッチや、半田ボール4の径が変更になった場合でも、金型を再度作製する必要がなくなる。

【0024】さらに、BGA型樹脂封止半導体装置の上面ではリードフレーム2とランド部3とは、樹脂6により分断された構成であるため、半田ボール4がランド部3からリードフレーム2へと流出することもない。

【0025】以上により、本実施形態のBGA型樹脂封止半導体装置によれば、機械的強度を損なうことなく、端子間のピッチを狭められる。

(第2の実施形態) 図3に第2の実施形態のBGA型樹脂封止半導体装置の一部の概略断面図を示す。

【0026】リードフレーム12を封止する樹脂16に形成された凹部28の底面は、もともと図5に示した従40 来のBGA型樹脂封止半導体装置に用いられた大きい半田ボール204に対応する大ランド部13bであったが、これを大ランド部13bよりも小径の小ランド部13aとし、その周囲をランド周辺ハーフエッチ部18としたものである。

【0027】このように本実施形態は、図5に示した機械的強度の確保された、凹部の形成された従来のBGA型樹脂封止半導体装置の製造に用いられる樹脂封止用の金型を変更することなく、半田ボール14の縮小化に対応することができる。

【発明の効果】以上説明したように本発明によれば、リードフレームの、半田ボールがのせられるランド部の周辺にのみ溝が形成されているので、リードフレームの薄肉化が最小限度に抑えられる。このため、リードフレームとランド部との絶縁処理によるBGA型樹脂封止半導体装置の機械的強度の低下を抑制できる。

【0029】また、ランド部とランド部以外のリードフレームとの絶縁は溝を樹脂で埋めることによりなされるため、ランド部のみを露出させてランド部以外のリードフレームを封止することで絶縁を行うような形状の樹脂を成型するための金型を必要としない。このため、ランド部、すなわち、端子間の配列ピッチが金型の加工限界に左右されなくなり、よって端子間のピッチを狭めることができるとができる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態のBGA型樹脂封止半導体装置の概略断面図である。

【図2】図1に示したBGA型樹脂封止半導体装置の上面図である。

【図3】本発明の第2の実施形態のBGA型樹脂封止半導体装置の一部の概略断面図である。

【図4】従来のBGA型樹脂封止半導体装置の構造を説

明する概略断面図である。

【図5】従来の別のBGA型樹脂封止半導体装置の構造を説明する概略断面図である。

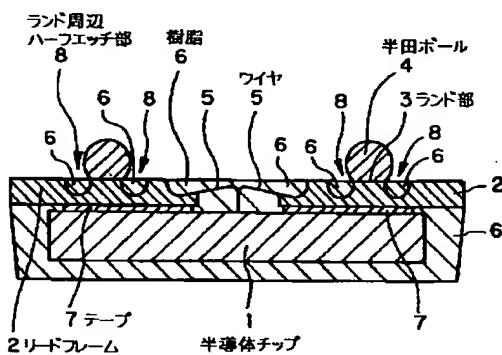
【図6】樹脂に凹部を形成するための凸部を有しない金型により作製された、ハーフエッチ処理が施されていないリードフレームを有するBGA型樹脂封止半導体装置の上面図である。

【図7】図6に示したBGA型樹脂封止半導体装置を矢印A方向から見た図である。

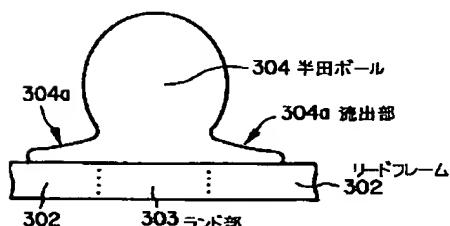
10 【符号の説明】

- 1 半導体チップ
- 2、12 リードフレーム
- 3 ランド部
- 3a 小ランド部
- 3b 大ランド部
- 4、14 半田ボール
- 5 ワイヤ
- 6、16 樹脂
- 7 テープ
- 8、18 ランド周辺ハーフエッチ部
- 28 凹部

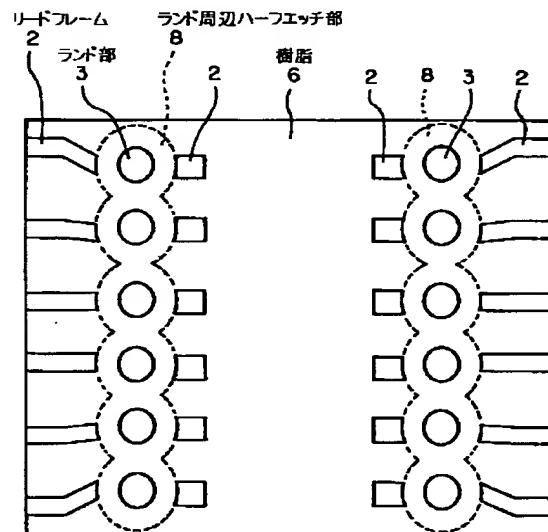
【図1】



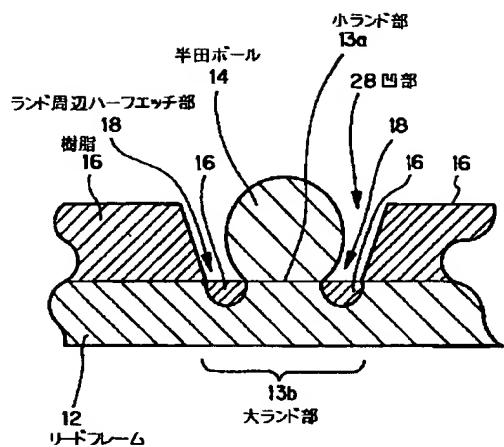
【図7】



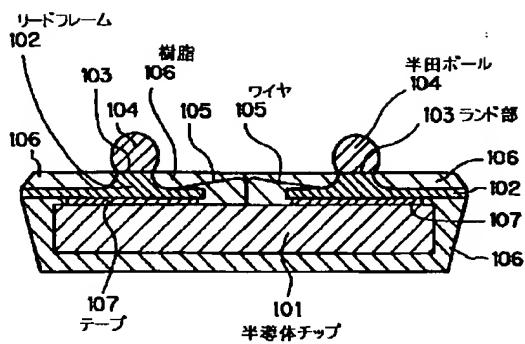
【図2】



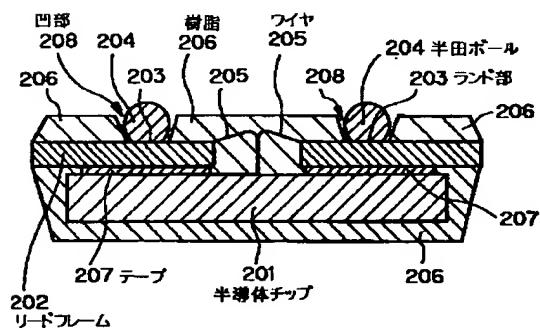
【図3】



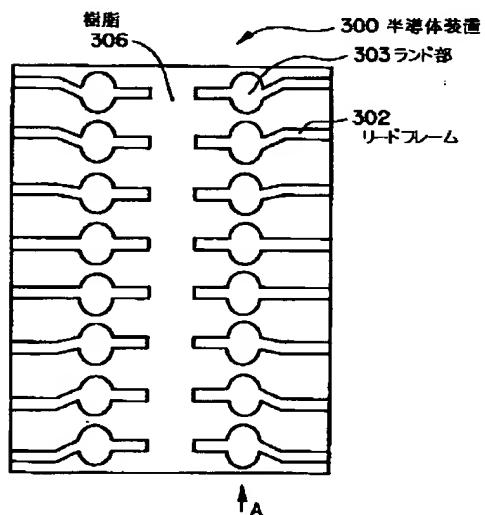
【図4】



【図5】



【図6】



DERWENT-ACC-NO: 2000-486666

DERWENT-WEEK: 200057

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Ball grid array type resin sealing semiconductor devices, has solder balls placed in land of lead frame, for sealing semiconductor chip

PATENT-ASSIGNEE: NEC CORP[NIDE]

PRIORITY-DATA: 1998JP-0356336 (December 15, 1998)

PATENT-FAMILY:

| PUB-NO | PUB-DATE | LANGUAGE |
|---------------|------------------|----------|
| PAGES | MAIN-IPC | |
| JP 3104695 B2 | October 30, 2000 | N/A |
| 005 | H01L 023/50 | |
| JP 2000183269 | June 30, 2000 | N/A |
| 005 | H01L 023/50 | |

A

APPLICATION-DATA:

| PUB-NO | APPL-DESCRIPTOR | APPL-NO |
|-------------------|-----------------|----------------|
| APPL-DATE | | |
| JP 3104695B2 | N/A | 1998JP-0356336 |
| December 15, 1998 | | |
| JP 3104695B2 | Previous Publ. | JP2000183269 |
| N/A | | |
| JP2000183269A | N/A | 1998JP-0356336 |
| December 15, 1998 | | |

INT-CL_(IPC): H01L023/12; H01L023/50

ABSTRACTED-PUB-NO: JP2000183269A

BASIC-ABSTRACT: NOVELTY - A semiconductor chip (1) and a lead frame (2) are electrically connected with a wire (5). Grooves are formed on circumference of land (3) of lead frame, in which solder ball are placed, so as to seal the semiconductor chip. Specific portions of the lead frame other than the land formation area, are sealed using resin.

USE - In e.g. resin sealing type semiconductor devices.

ADVANTAGE - Reduction of mechanical strength of BGA type
resin sealing
semiconductor device is suppressed.

DESCRIPTION OF DRAWING(S) - The figure shows the schematic
diagram of BGA type
resin sealing semiconductor devices.

Semiconductor chip 1

Lead frame 2

Land 3

Wire 5

CHOSEN-DRAWING: Dwg.1/7

TITLE-TERMS:

BALL GRID ARRAY TYPE RESIN SEAL SEMICONDUCTOR DEVICE SOLDER
BALL PLACE LAND
LEAD FRAME SEAL SEMICONDUCTOR CHIP

DERWENT-CLASS: U11

EPI-CODES: U11-D03A2;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N2000-362069